

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-273119

(43)Date of publication of application : 20.10.1995

(51)Int.Cl.

H01L 21/321
H01L 21/60

(21)Application number : 06-059327

(71)Applicant : TOSHIBA CORP
TOSHIBA MICRO ELECTRON KK

(22)Date of filing : 29.03.1994

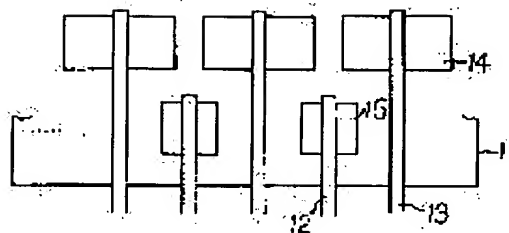
(72)Inventor : SHIBAZAKI YASUSHI
TAKUBO TOMOAKI
TAZAWA HIROSHI
HOSOMI HIDEKAZU

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To prevent short circuit which increases conventionally as the pitch of electrode pad is shortened.

CONSTITUTION: Bump electrodes 14, 15 are arranged in zigzag on the surface of a semiconductor chip 11 and connected, respectively, with inner leads 12, 13. In such semiconductor device, the bump electrode 14 arranged on the inside of the semiconductor device has larger area than the bump electrode 15 arranged on the outside.



LEGAL STATUS

[Date of request for examination] 25.02.2000

[Date of sending the examiner's decision of rejection] 12.03.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

[Claim(s)]

[Claim 1] It is the semiconductor device characterized by being prepared so that area may become large rather than that by which the direction has been arranged on the surface of a semiconductor chip on the outside of said semiconductor chip although said bump electrode has been arranged inside said semiconductor chip in the semiconductor device with which the bump electrode has been arranged alternately.

[Claim 2] Said bump electrode is a semiconductor device according to claim 1 characterized by having the polygon configuration.

[Claim 3] This inner lead is a semiconductor device according to claim 2 or 3 characterized by being set as the die length to which a head does not project from said bump electrode, including further the inner lead joined to said bump electrode.

[Claim 4] It is the semiconductor device characterized by being set as the die length to which, as for said inner lead, a head does not project from said bump electrode in the semiconductor device with which the bump electrode has been arranged near the periphery on a semiconductor chip front face at one train, and the inner lead was joined to said bump electrode.

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to the equipment to which the bump electrode and the inner lead were joined about a semiconductor device.

[0002]

[Description of the Prior Art] In the semiconductor device using mounting technology, such as TAB (tape automated bonding), the pitch of the electrode on the front face of a semiconductor chip is becoming narrow as detailed-ization progresses.

[0003] The connection condition of the bump electrodes 24 and 25 and inner leads 22 and 23 in the conventional semiconductor device 21 is shown in drawing 9. The bump electrodes 24 and 25 are alternately arranged so that it can respond also to a narrow pitch. Here, gold (Au) is usually used for the bump electrodes 24 and 25, copper (Cu) is used for inner leads 22 and 23, and the front face is usually plated with tin (Sn).

[0004] The bonding process which connects a conventional bump electrode and a conventional inner lead to drawing 10 is shown. After positioning with the bump electrode 32 and inner lead 33 which were prepared in the front face of a semiconductor chip 31 is performed, and the bump electrode 32 and the inner lead 33 have contacted ** of drawing 10 (b), heat and a pressure are applied [as shown in drawing 10 (a),] by the bonding tool 34.

[0005] The tin plated by the front face of an inner lead 33 melts like drawing 10 (c), and the golden-tin alloy 35 is generated and joined between the gold fused from the bump electrode 32.

[0006] However, if detailed-ization progresses until the pitch of an electrode pad is set to 80 micrometers or less, the area of the bump electrode 32 will become small and the amount of the gold fused from the bump electrode 32 will decrease. consequently, an amount has relatively more tin fused from an inner lead 33 than gold -- elapsing -- not much -- drawing 11 -- like -- tin -- who [36] arises.

[0007] this tin -- who [36] causes the following problems especially, when the bump electrode is arranged alternately. The bonding process which connects to drawing 12 and drawing 13 the bump electrodes 24 and 25 arranged alternately and inner leads 22 and 23 is shown. The bonding tool 41 has the area for the field which includes two or more bump electrodes 24 and 25. Bonding of the bump electrode 24 arranged inside a semiconductor chip 21 and the long inner lead 23 and bonding of the bump electrode 25 arranged on the outside of a semiconductor chip 21 and the short length inner lead 22 are simultaneously performed using such a bonding tool 41.

[0008] In this case, the short length inner lead 22 of the area to which the long inner lead 23 contacts the bonding tool 41 is larger than the area in contact with the bonding tool 41. therefore, the tin produced in

the long inner lead 23 -- whose amount increases more than the short length inner lead 22. consequently, the tin produced from the long inner lead 23 as shown in drawing 14 -- who [36] contacted the bump electrode 25 joined to the short length inner lead 22, and the short circuit had occurred among the adjoining bump electrodes 22 and 23.

[0009]

[Problem(s) to be Solved by the Invention] As mentioned above, there was a problem that a short circuit arose in inter-electrode with detailed-izing in the conventional semiconductor device.

[0010] This invention was made in view of the above-mentioned situation, and even if detailed-ization progresses and the pitch of an electrode pad is reduced, it aims at offering the semiconductor device which can prevent a short circuit effectively.

[0011]

[Means for Solving the Problem] as for the semiconductor device of this invention, the bump electrode is alternately arranged on the surface of the semiconductor chip, and it is characterized by being prepared so that area may become large rather than that by which the direction of ** by which this bump electrode has been arranged inside a semiconductor chip has been arranged outside.

[0012] Here, the bump electrode may have the polygon configuration.

[0013] Moreover, this inner lead may be set as the die length to which a head does not project from a bump electrode, including further the inner lead joined to the bump electrode.

[0014] Furthermore, as for other semiconductor devices of this invention, a bump electrode is arranged near the periphery on a semiconductor chip front face at one train, the inner lead is joined to said bump electrode, and the inner lead is characterized by being set as the die length to which a head does not project from a bump electrode.

[0015]

[Function] Although have been arranged inside a semiconductor chip and area has been arranged outside, since it is larger than area, the bump electrode arranged alternately has many amounts of the metal fused from the bump electrode arranged inside a semiconductor chip at the time of bonding. For this reason, short-circuiting it by inter-electrode [which remains and adjoins], since the inner lead joined to the bump electrode arranged inside a semiconductor chip when joining an inner lead to a bump electrode has more the amounts of the metal which the area which contacts a bonding tool at the time of bonding fuses greatly than the inner lead joined to the bump electrode arranged outside and there are also many the amounts of this metal and the metal from the bump electrode which forms an alloy is prevented.

[0016] Since an adjoining inter-electrode distance can be extended when the bump electrode has the polygon configuration, a short circuit can be prevented more certainly.

[0017] Moreover, when the head of an inner lead is set as the die length which does not project from a bump electrode, it is controlled that a short circuit arises with the metal which remained when forming the metal and alloy which the amount of the metal fused from an inner lead can be decreased, and are fused from a bump metal at the time of bonding. A bump electrode is not alternate, and also when arranged at one train, a short circuit is prevented by setting the head of an inner lead as the die length which does not project from a bump electrode.

[0018]

[Example] Hereafter, one example of this invention is explained with reference to a drawing. The configuration of the semiconductor device by the 1st example of this invention is shown in drawing 1. The bump electrodes 14 and 15 are arranged by turns alternately at the rim section of a semiconductor chip 11. And the bump electrode 14 arranged inside a semiconductor chip 11 is formed so that area may become large rather than the bump electrode 15 arranged outside.

[0019] The junction condition at the time of carrying out bonding of the inner leads 13 and 12 to such bump electrodes 14 and 15, respectively is shown in drawing 2. In this example, the area of the bump electrode 14 joined to the long inner lead 13 is set up more greatly than the area of the bump electrode 15 joined to the short length inner lead 12. For this reason, the amount of the gold fused from the bump electrode 14 at the time of bonding increases more than the gold from the bump electrode 15. even if tin fuses mostly from the long inner lead 13, when [consequently,] generating the golden-tin alloy 16 between the gold fused from the bump electrode 14 -- tin -- not remaining -- tin -- whose generating is prevented. [many] although there are few amounts of the gold fused from the bump electrode 15, since the inner lead 12 joined to this bump electrode 15 is short length and there are also few amounts of tin -- tin -- similarly who is not produced. Consequently, it is prevented that a short circuit arises among the adjoining bump electrodes 14 and 15.

[0020] The pitch X3 of a concrete electrode pad and the dimension of the bump electrodes 14 and 15 are shown in drawing 3. A pitch X3 is good also considering the dimension of the bump electrode 15 which set

to $X1=Y1=70$ micrometer the dimension of the bump electrode 14 prepared inside the semiconductor chip 11, and was prepared outside as $X2=45$ micrometer and $Y2=70$ micrometer, when it is 50 micrometers.

[0021] In the 1st example, although the bump electrodes 14 and 15 all have the square configuration, they may not be limited to this, but they may be a polygon or a triangle. For example, bump electrode 14a formed inside chip 11a among the bump electrodes formed in semiconductor chip 11a in the 2nd example shown in drawing 4 is eight square shapes. thus, by forming, the distance between bump electrode 14a and the bump electrode 15 secures -- having -- tin -- also when who arises, it is hard coming to generate a short circuit Moreover, at a bonding process, crushing may arise in a bump electrode in the application of pressure by the bonding tool. Also in this case, the effectiveness which controls that contact arises among the adjoining thing comrades is acquired by making the configuration of a bump electrode into a polygon.

[0022] In the 2nd example, only the bump electrode 14a inside semiconductor chip 11a is formed in the polygon among the adjoining bump electrodes 14a and 15. However, the configuration of both bump electrodes 54 and 55 may be made into a polygon like the 3rd example shown in drawing 5 . In this example, in the adjoining bump electrodes 54 and 55, it is the configuration which removed the part which approached mutually, and the effectiveness of short circuit prevention is more high.

[0023] In the 1st - the 3rd example which were mentioned above, the descriptions were all in the area and the configuration of a bump electrode. On the other hand, in the 5th example of this invention, the description is not only in a bump electrode side but in the relative physical relationship of the head of an inner lead, and a bump electrode further. As shown in drawing 6 , each point of inner leads 56 and 57 is settled inside the bump electrodes 55 and 54, and has not projected. the amount of the tin which this fuses from inner leads 56 and 57 at the time of bonding -- decreasing -- tin -- whose generating can be prevented.

[0024] Moreover, the bump electrodes 74 and 75 may have the triangular configuration like the 4th example of this invention shown in drawing 8 . Also in this case, a fixed distance is secured between the adjoining bump electrode 74 and 75 comrades, and the effectiveness of short circuit prevention can be heightened.

[0025] As for each of the 1st of this invention - 5th example, the bump electrode is arranged alternately. Although arranging alternately is desirable when the pitch of an electrode pad is 80 micrometers or less as mentioned above, it does not necessarily need to be alternate. In the 6th example shown in drawing 7 , the bump electrode 63 is arranged at the single tier at the periphery section of a semiconductor chip 61. The point of an inner lead 62 has the description in this example in the point which is settled in the bump electrode 63 and has not been projected. since the amount of the tin fused from an inner lead 62 can be lessened by making small area in contact with an inner lead 62 and a bonding tool also when there are few amounts of the gold which the area of the bump electrode 63 becomes small by detailed-ization, and is fused from the bump electrode 63 -- tin -- whose generating can be controlled and a short circuit can be prevented.

[0026] Moreover, even if it is the same chip, the electrode may be arranged in a different pitch depending on a semiconductor chip. In such a case, this invention may be applied only to a part with a narrow pitch. namely, the thing for which either the 1st mentioned above only into the part with a narrow pitch - the 6th example are applied -- tin -- whose generating may be prevented.

[0027]

[Effect of the Invention] Since what has been arranged inside a semiconductor chip among the bump electrodes with which the semiconductor device of this invention has been arranged alternately has many amounts of the metal which area fuses greatly rather than what has been arranged outside at the time of bonding as explained above, Since it does not remain when the amount of the molten metal from a long inner lead connected to this bump electrode forms an alloy for many, it is prevented that a short circuit occurs in inter-electrode [adjoining].

[Brief Description of the Drawings]

[Drawing 1] The top view having shown the configuration of the semiconductor device by the 1st example of this invention.

[Drawing 2] The top view having shown the condition that the bump electrode and the inner lead were joined in this semiconductor device.

[Drawing 3] The top view having shown the pitch and dimension of a bump electrode in this semiconductor device.

[Drawing 4] The top view having shown the configuration of the bump electrode in the semiconductor device by the 2nd example of this invention.

[Drawing 5] The top view having shown the configuration of the semiconductor device by the 3rd example of this invention.

[Drawing 6] The top view having shown the configuration of the semiconductor device by the 5th example of this invention.

[Drawing 7] The top view having shown the configuration of the semiconductor device by the 6th example of this invention.

[Drawing 8] The top view having shown the configuration of the semiconductor device by the 4th example of this invention.

[Drawing 9] The top view having shown the configuration of the conventional semiconductor device.

[Drawing 10] Drawing of longitudinal section having shown the bonding process in this semiconductor device.

[Drawing 11] this semiconductor device -- setting -- tin -- drawing of longitudinal section having shown the condition that who arose.

[Drawing 12] Drawing of longitudinal section having shown the process which carries out bonding of the bump electrode arranged alternately and inner lead in this semiconductor device.

[Drawing 13] The top view having shown the field where a bonding tool contacts the bump electrode arranged alternately and inner lead in this semiconductor device at the time of bonding.

[Drawing 14] this semiconductor device -- setting -- tin -- the top view having shown the condition that the short circuit occurred by whom.

[Description of Notations]

11, 11a, 21, 31, 51, 61, 71 Semiconductor chip

12, 13, 22, 23, 33, 52, 53, 56, 57, 62, 72, 73 inner leads

14, 14a, 15, 24, 25, 32, 33, 54, 55, 63, 74, 75 bump electrodes

16 35 Golden-tin alloy

34 41 Bonding tool

36 Tin -- Whom

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平7-273119

(43) 公開日 平成7年(1995)10月20日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/321				
21/60	3 1 1 R	6918-4M	H 0 1 L 21/ 92	C B

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21) 出願番号 特願平6-59327

(22) 出願日 平成6年(1994)3月29日

(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地

(71) 出願人 000221199
東芝マイクロエレクトロニクス株式会社
神奈川県川崎市川崎区駅前本町25番地1

(72) 発明者 柴 崎 康 司
神奈川県川崎市川崎区駅前本町25番地1
東芝マイクロエレクトロニクス株式会社内

(72) 発明者 田 窪 知 章
神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

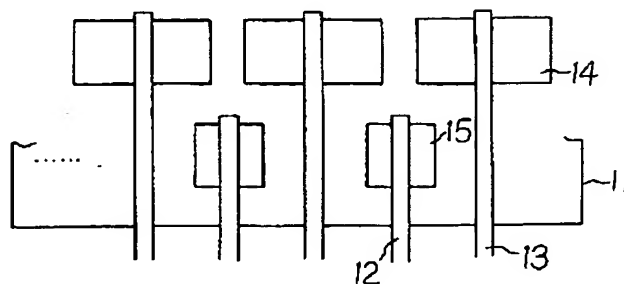
(74) 代理人 弁理士 佐藤 一雄 (外3名)
最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 電極パッドのピッチの縮小に伴い従来増加していた短絡の発生を防止する。

【構成】 半導体チップ11の表面にバンプ電極14、15が千鳥状に配置され、このバンプ電極14、15にインナリード12、13が接続された半導体装置であって、このバンプ電極14、15は、半導体チップ11の内側に配置されたもの(14)の方が外側に配置されたもの(15)よりも面積が大きくなるように設けられている。



(2)

1

【特許請求の範囲】

【請求項 1】半導体チップの表面にバンプ電極が千鳥状に配置された半導体装置において、前記バンプ電極は、前記半導体チップの内側に配置されたものの方が前記半導体チップの外側に配置されたものよりも面積が大きくなるように設けられていることを特徴とする半導体装置。

【請求項 2】前記バンプ電極は、多角形状を有していることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】前記バンプ電極に接合されるインナリードをさらに含み、このインナリードは先端が前記バンプ電極から突き出ない長さに設定されていることを特徴とする請求項 2 又は 3 記載の半導体装置。

【請求項 4】半導体チップ表面上の周縁付近にバンプ電極が 1 列に配置され、前記バンプ電極にインナリードが接合された半導体装置において、前記インナリードは先端が前記バンプ電極から突き出ない長さに設定されていることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置に関し、特にバンプ電極とインナリードとが接合された装置に関するものである。

【0002】

【従来の技術】TAB (tape automated bonding) 等の実装技術を用いた半導体装置において、微細化が進むにつれて半導体チップ表面の電極のピッチが狭くなってきている。

【0003】図 9 に、従来の半導体装置 21 におけるバンプ電極 24、25 とインナリード 22、23 との接続状態を示す。狭いピッチにも対応できるように、バンプ電極 24、25 が千鳥状に配置されている。ここで、バンプ電極 24、25 には通常金 (Au) が用いられており、インナリード 22、23 には銅 (Cu) が用いられその表面は通常錫 (Sn) でメッキされている。

【0004】図 10 に、従来のバンプ電極とインナリードとを接続するボンディング工程を示す。図 10 (a) に示されたように、半導体チップ 31 の表面に設けられたバンプ電極 32 とインナリード 33 との位置決めが行われた後、図 10 (b) のようにバンプ電極 32 とインナリード 33 とが接触した状態でボンディングツール 34 により熱及び圧力が加えられる。

【0005】図 10 (c) のように、インナリード 33 の表面にメッキされていた錫が溶けて、バンプ電極 32 から熔融した金との間で金-錫合金 35 が生成され接合される。

【0006】しかし、電極パッドのピッチが $80\mu\text{m}$ 以下になるまで微細化が進むと、バンプ電極 32 の面積が小さくなり、バンプ電極 32 から熔融する金の量が減少する。この結果、インナリード 33 から熔融する錫が金

2

よりも量が相対的に多すぎて余り、図 11 のように錫だれ 36 が生じる。

【0007】この錫だれ 36 は、バンプ電極が千鳥状に配置されている場合には特に次のような問題を引き起こす。図 12 及び図 13 に、千鳥状に配置されたバンプ電極 24 及び 25 と、インナリード 22 及び 23 とを接続するボンディング工程を示す。ボンディングツール 41 は、複数のバンプ電極 24 及び 25 を包括する領域分の面積を有している。このようなボンディングツール 41 を用いて、半導体チップ 21 の内側に配置されたバンプ電極 24 と長尺のインナリード 23 とのボンディングと、半導体チップ 21 の外側に配置されたバンプ電極 25 と短尺のインナリード 22 とのボンディングとを同時に行う。

【0008】この場合、長尺のインナリード 23 がボンディングツール 41 に接触する面積は、短尺のインナリード 22 がボンディングツール 41 に接触する面積よりも大きい。よって、長尺のインナリード 23 に生じる錫だれの量は、短尺のインナリード 22 よりも多くなる。この結果、図 14 に示されるように、長尺のインナリード 23 から生じた錫だれ 36 が短尺のインナリード 22 に接合されたバンプ電極 25 と接触し、隣接するバンプ電極 22 及び 23 の間で短絡が発生していた。

【0009】

【発明が解決しようとする課題】上述のように、従来の半導体装置には微細化に伴い電極間で短絡が生じるという問題があった。

【0010】本発明は上記事情に鑑みてなされたもので、微細化が進み電極パッドのピッチが縮小されても、短絡を有効に防止し得る半導体装置を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明の半導体装置は、半導体チップの表面にバンプ電極が千鳥状に配置されており、このバンプ電極は半導体チップの内側に配置されたものの方が外側に配置されたものよりも面積が大きくなるように設けられていることを特徴としている。

【0012】ここで、バンプ電極は多角形状を有していてもよい。

【0013】また、バンプ電極に接合されたインナリードをさらに含み、このインナリードは先端がバンプ電極から突き出ない長さに設定されていてもよい。

【0014】さらに、本発明の他の半導体装置は、半導体チップ表面上の周縁付近にバンプ電極が 1 列に配置され、前記バンプ電極にインナリードが接合されており、インナリードは先端がバンプ電極から突き出ない長さに設定されていることを特徴としている。

【0015】

【作用】千鳥状に配置されたバンプ電極は、半導体チップの内側に配置されたものの面積が外側に配置されたも

50

(3)

3

の面積よりも大きいため、半導体チップの内側に配置されたバンプ電極からはボンディング時に熔融する金属の量が多い。このためバンプ電極にインナリードを接合する時に、半導体チップの内側に配置されたバンプ電極に接合されるインナリードは、外側に配置されたバンプ電極に接合されるインナリードよりもボンディング時にボンディングツールと接触する面積が大きく熔融する金属の量も多いが、この金属と合金を形成するバンプ電極からの金属の量も多いため余ることがなく、隣接する電極間で短絡するのが防止される。

【0016】バンプ電極が多角形状を有しているときは、隣接する電極間の距離を広げることができるため、より短絡を確実に防止することができる。

【0017】また、インナリードの先端がバンプ電極から突き出ない長さに設定されているときは、ボンディング時にインナリードから熔融する金属の量を減少させることができ、バンプ金属から熔融する金属と合金を形成する時に余った金属により短絡が生じるのが抑制される。バンプ電極が千鳥状でなく1列に配置されている場合にも、インナリードの先端をバンプ電極から突き出ない長さに設定することで短絡が防止される。

【0018】

【実施例】以下、本発明の一実施例について図面を参照して説明する。図1に、本発明の第1の実施例による半導体装置の構成を示す。半導体チップ11の外縁部にバンプ電極14及び15が千鳥状に交互に配置されている。そして、半導体チップ11の内側に配置されたバンプ電極14は外側に配置されたバンプ電極15よりも面積が大きくなるように形成されている。

【0019】このようなバンプ電極14及び15にインナリード13及び12をそれぞれボンディングした場合の接合状態を図2に示す。本実施例では、長尺のインナリード13と接合するバンプ電極14の面積が、短尺のインナリード12と接合するバンプ電極15の面積よりも大きく設定されている。このため、ボンディング時にバンプ電極14から熔融する金の量がバンプ電極15からの金よりも多くなる。この結果、長尺のインナリード13から錫が多く熔融しても、バンプ電極14から多く熔融する金との間で金-錫合金16を生成する上で錫が余らず、錫だれの発生が防止される。バンプ電極15から熔融する金の量は少ないが、このバンプ電極15と接合されるインナリード12は短尺であり錫の量も少ないので、錫だれは同様に生じない。この結果、隣接するバンプ電極14及び15の間で短絡が生じるのが防止される。

【0020】図3に、具体的な電極パッドのピッチX3と、バンプ電極14及び15の寸法を示す。ピッチX3が例えば50 μ mである場合、半導体チップ11の内側に設けられたバンプ電極14の寸法を、 $X1=Y1=70\mu$ mとし、外側に設けられたバンプ電極15の寸法

4

を、 $X2=45\mu$ m、 $Y2=70\mu$ mとしてもよい。

【0021】第1の実施例では、バンプ電極14及び15はいずれも四角形の形状を有しているがこれには限定されず、多角形あるいは三角形であってもよい。例えば、図4に示された第2の実施例では、半導体チップ11aに形成されたバンプ電極のうち、チップ11aの内側に形成されたバンプ電極14aは八角形である。このように形成することで、バンプ電極14aとバンプ電極15との間の距離が確保され錫だれが生じた場合にも短絡が発生しにくくなる。また、ボンディング工程ではボンディングツールによる加圧でバンプ電極に潰れが生じる場合がある。このような場合にも、バンプ電極の形状を多角形にすることで、隣接するもの同志の間で接触が生じるのを抑制する効果が得られる。

【0022】第2の実施例では、隣接するバンプ電極14a及び15のうち、半導体チップ11aの内側のバンプ電極14aのみ多角形に形成されている。しかし、図5に示された第3の実施例のように、両方のバンプ電極54及び55の形状を多角形にしてもよい。本実施例では、隣接するバンプ電極54及び55において、相互に近接した部分を除去したような形状となっており、より短絡防止の効果が高い。

【0023】上述した第1～第3の実施例では、いずれもバンプ電極の面積や形状に特徴があった。これに対し、本発明の第5の実施例ではバンプ電極側のみならず、インナリードの先端とバンプ電極との相対的な位置関係にもさらに特徴がある。図6に示されたように、インナリード56及び57の先端部がいずれもバンプ電極55及び54の内側に収まっており突き出していない。これにより、ボンディング時にインナリード56及び57から熔融する錫の量が少なくなり、錫だれの発生を防止することができる。

【0024】また、図8に示された本発明の第4の実施例のように、バンプ電極74及び75が三角形の形状を有していてもよい。この場合にも、隣接するバンプ電極74及び75同志の間で一定の距離が確保され、短絡防止の効果を高めることができる。

【0025】本発明の第1～第5の実施例は、いずれもバンプ電極が千鳥状に配置されている。上述したように、電極パッドのピッチが80 μ m以下の場合には千鳥状に配置するのが望ましいが、必ずしも千鳥状である必要はない。図7に示された第6の実施例では、半導体チップ61の周縁部にバンプ電極63が一列に配置されている。この実施例における特徴は、インナリード62の先端部がバンプ電極63内に収まり突き出していない点にある。微細化によりバンプ電極63の面積が小さくなりバンプ電極63から熔融する金の量が少ない場合にも、インナリード62とボンディングツールと接触する面積を小さくすることで、インナリード62から熔融する錫の量を少なくすることができるため、錫だれの発生

(4)

5

を抑制し短絡を防ぐことができる。

【0026】また、半導体チップによっては同一チップであっても異なるピッチで電極が配置されている場合がある。このような場合には、ピッチの狭い部分にのみ本発明を適用してもよい。即ち、ピッチの狭い部分にのみ上述した第1～第6の実施例のいずれかを適用することで錫だれの発生を防止してもよい。

【0027】

【発明の効果】以上説明したように本発明の半導体装置は、千鳥状に配置されたバンプ電極のうち、半導体チップの内側に配置されたものは外側に配置されたものよりも面積が大きくボンディング時に溶融する金属の量が多いため、このバンプ電極に接続される長尺のインナリードからの溶融金属の量が多くとも合金を形成する上で余らないため、隣接する電極間で短絡が発生するのが防止される。

【図面の簡単な説明】

【図1】本発明の第1の実施例による半導体装置の構成を示した平面図。

【図2】同半導体装置においてバンプ電極とインナリードとが接合された状態を示した平面図。

【図3】同半導体装置におけるバンプ電極のピッチと寸法とを示した平面図。

【図4】本発明の第2の実施例による半導体装置におけるバンプ電極の形状を示した平面図。

【図5】本発明の第3の実施例による半導体装置の構成を示した平面図。

【図6】本発明の第5の実施例による半導体装置の構成

6

を示した平面図。

【図7】本発明の第6の実施例による半導体装置の構成を示した平面図。

【図8】本発明の第4の実施例による半導体装置の構成を示した平面図。

【図9】従来の半導体装置の構成を示した平面図。

【図10】同半導体装置におけるボンディング工程を示した縦断面図。

【図11】同半導体装置において錫だれが生じた状態を示した縦断面図。

【図12】同半導体装置における千鳥状に配置されたバンプ電極とインナリードとをボンディングする工程を示した縦断面図。

【図13】同半導体装置における千鳥状に配置されたバンプ電極とインナリードとをボンディングときにボンディングツールが接触する領域を示した平面図。

【図14】同半導体装置において錫だれにより短絡が発生した状態を示した平面図。

【符号の説明】

11、11a、21、31、51、61、71 半導体チップ

12、13、22、23、33、52、53、56、57、62、72、73 インナリード

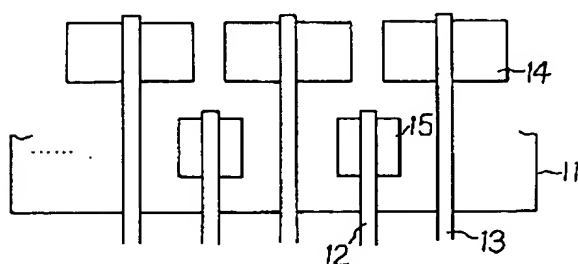
14、14a、15、24、25、32、33、54、55、63、74、75 バンプ電極

16、35 金-錫合金

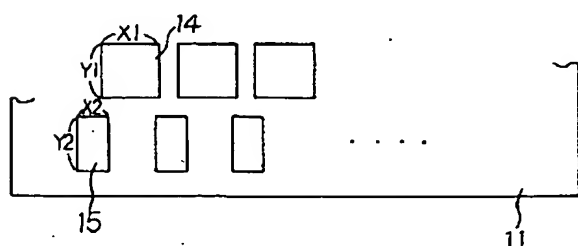
34、41 ボンディングツール

36 錫だれ

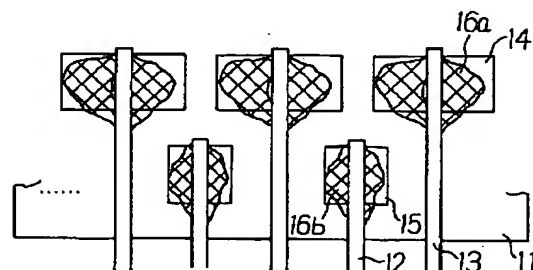
【図1】



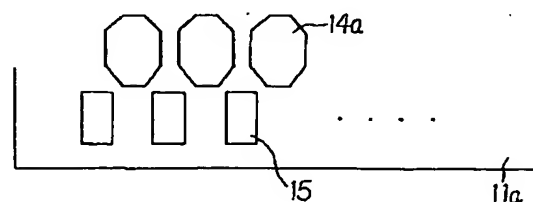
【図3】



【図2】

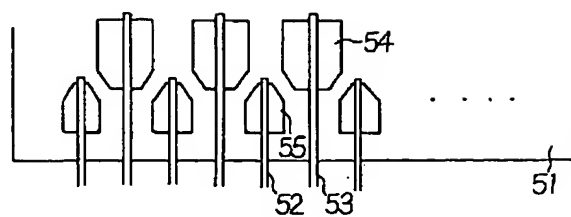


【図4】

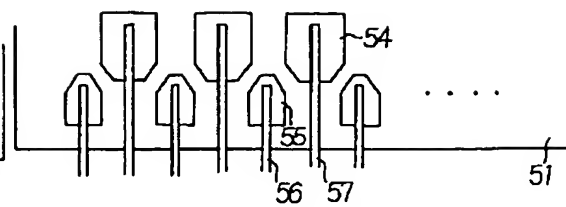


(5)

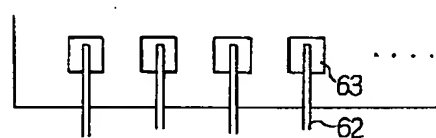
【図5】



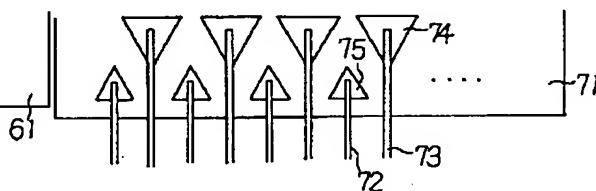
【図6】



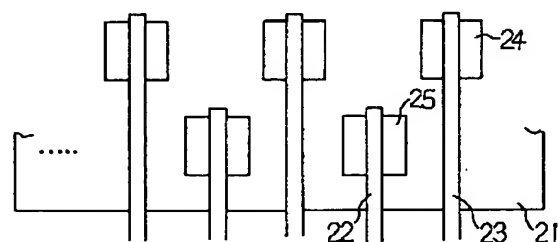
【図7】



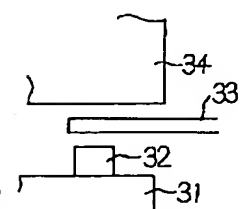
【図8】



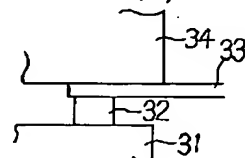
【図9】



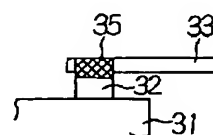
【図10】



(a)

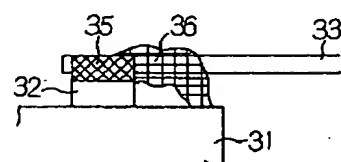


(b)

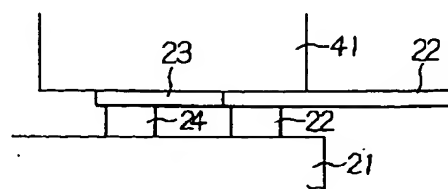


(c)

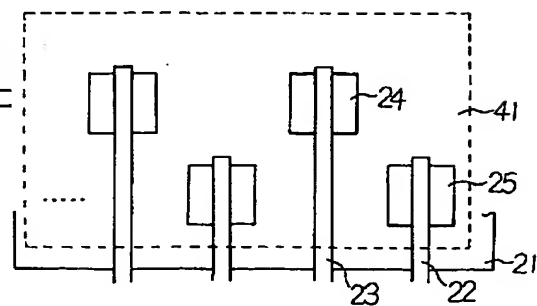
【図11】



【図12】

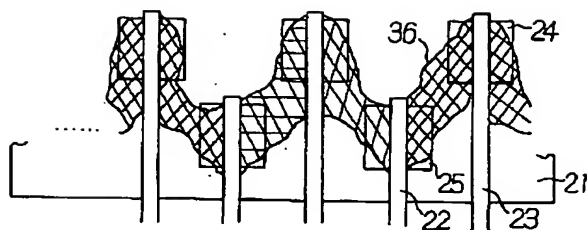


【図13】



(6)

【図14】



フロントページの続き

(72)発明者 田 沢 浩
神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内

(72)発明者 細 美 英 一
神奈川県川崎市幸区小向東芝町1 株式会
社東芝研究開発センター内